

# DRIVING METHOD OF AC DISCHARGE MEMORY OPERATING TYPE PLASMA DISPLAY PANEL

Publication number: JP2000122602

Publication date: 2000-04-28

Inventor: HIRAKAWA SHINJI

Applicant: NIPPON ELECTRIC CO

Classification:

- international: G09G3/20; G09G3/28; G09G3/20; G09G3/28; (IPC1-7): G09G3/28; G09G3/20

- European: G09G3/28T; G09G3/288C2R

Application number: JP19980295671 19981016

Priority number(s): JP19980295671 19981016

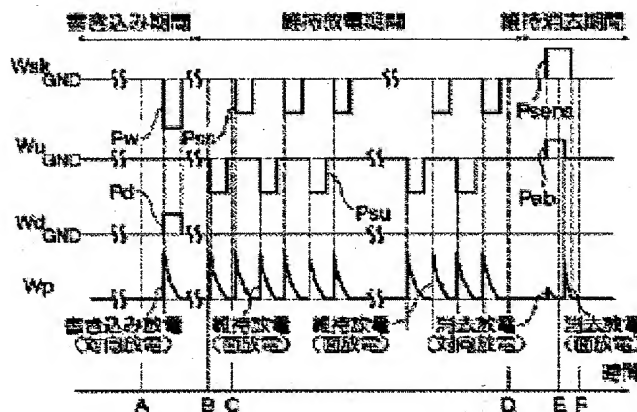
Also published as:

US6140775 (A1)

Report a data error here

## Abstract of JP2000122602

**PROBLEM TO BE SOLVED:** To stably eliminate electric charge on a data electrode, and perform reliable driving control by impressing a driving pulse so that counter discharge and surface discharge in eliminating discharge of a maintaining eliminating period separate from each other in time. **SOLUTION:** In a maintaining eliminating period, a maintaining eliminating pulse  $P_{sena}$  set in positive polarity to a data electrode is impressed on the whole scanning electrodes. A bias pulse  $P_{eb}$  in the same polarity as the maintaining eliminating pulse  $P_{sena}$  is impressed on a maintaining electrode. Just before entering the maintaining eliminating period, wall electric charge generated by the final maintaining pulse of a maintaining discharge period is held at time of the timing D, but this wall electric charge is superimposed on voltage of the maintaining eliminating pulse  $P_{sena}$ , and while, since the bias pulse  $P_{eb}$  is polarity for negating the wall electric charge, effective voltage of a discharge gas space exceeds discharge starting voltage only between the scanning electrodes and the data electrode, so that eliminating discharge between counter electrodes is generated. Afterwards, when the bias pulse  $P_{eb}$  drops off, the effective voltage between the scanning electrodes and the maintaining electrode also exceeds the discharge starting voltage, so that eliminating discharge between surface electrodes is generated.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-122602

(P2000-122602A)

(43) 公開日 平成12年4月28日 (2000.4.28)

(51) Int.Cl.<sup>7</sup>

G 0 9 G 3/28  
3/20

識別記号

6 2 4

F I

G 0 9 G 3/28  
3/20

テーマコード(参考)

H 5 C 0 8 0  
6 2 4 L

審査請求 有 請求項の数17 O L (全 18 頁)

(21) 出願番号

特願平10-295671

(22) 出願日

平成10年10月16日 (1998. 10. 16)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 平川 真嗣

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100092277

弁理士 越場 隆

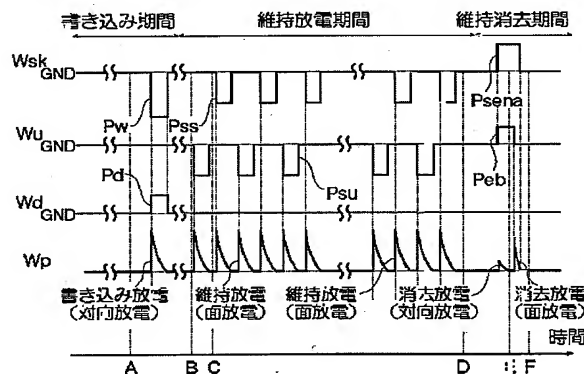
Fターム(参考) 5C080 AA05 BB05 DD09 HH02 HH04  
HH05 HH07 JJ04 JJ06

(54) 【発明の名称】 交流放電メモリ動作型プラズマディスプレイパネルの駆動方法

(57) 【要約】

【目的】 走査電極と維持電極とデータ電極とを有する交流放電メモリ動作型プラズマディスプレイパネルを駆動するための、少なくとも書き込み期間と維持放電期間と維持消去期間とを有する駆動方法において、維持消去放電において対向放電と面放電が同時に発生すると、データ電極上の電荷の制御が困難になり、書き込み期間および維持期間で誤動作が生じてしまうという問題があった。

【構成】 維持消去期間の消去放電における対向放電と面放電とを時間的に分離するように駆動パルスを印加する。



Wu: 維持電極Suに共通に印加する駆動パルス  
Wsk: 走査電極Ssk(1 ≤ k ≤ m)に印加する駆動パルス  
Wd: データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
Wp: 放電発光波形  
Pw: 定電圧パルス  
Psu, Pss: 維持パルス  
Psena: 維持消去パルス  
Peb: バイアスパルス  
Pd: データパルス

## 【特許請求の範囲】

【請求項1】 走査電極と維持電極とデータ電極とを有する交流放電メモリ動作型プラズマディスプレイパネルを駆動するための、少なくとも書き込み期間と維持放電期間と維持消去期間とを有する駆動方法において、維持消去期間の消去放電における対向放電と面放電とを時間的に分離するように駆動パルス印加することを特徴とする駆動方法。

【請求項2】 維持消去期間において、走査電極に維持消去パルスを印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅より短いパルス幅とを有するバイアスパルスを維持電極に印加して、前記維持消去パルスと前記バイアスパルスの前縁にตอบสนองして走査電極とデータ電極との間に対向放電を消去放電として発生させ、前記バイアスパルスの後縁にตอบสนองして走査電極と維持電極との間に面放電を消去放電として発生させることを特徴とする請求項1記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項3】 前記バイアスパルスのパルス幅は、前記維持消去パルスのパルス幅より0.5～2マイクロ秒短いことを特徴とする請求項2記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項4】 維持消去期間において、走査電極に第1の維持消去パルスを印加し、前記第1の維持消去パルスの前縁に同期した前縁と前記第1の維持消去パルスと同じの極性と前記第1の維持消去パルスのパルス幅と同じパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、走査電極のみに、前記第1の維持消去パルスと同じ極性の第2の維持消去パルスを印加し、走査電極と維持電極との間に面放電を消去放電として発生させることを特徴とする請求項1記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項5】 前記第2の維持消去パルスのパルス幅は、0.5～2マイクロ秒であることを特徴とする請求項4記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項6】 維持消去期間において、走査電極に第1の維持消去パルスを印加し、前記第1の維持消去パルスの前縁に同期した前縁と前記第1の維持消去パルスと同じの極性と前記第1の維持消去パルスのパルス幅と同じパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、維持電極のみに、前記バイアスパルスと反対の極性の第2の維持消去パルスを印加し、走査電極と維持電極との間に面放電を消去放電として発生させることを特徴とする請求項1記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項7】 前記第2の維持消去パルスのパルス幅は、0.5～2マイクロ秒であることを特徴とする請求項6記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項8】 維持消去期間において、第1の電圧の前段と第1の電圧より高い第2の電圧の後段とを有する維持消去パルスを走査電極に印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと反対の極性と前記維持消去パルスの前段の幅と等しいパルス幅とを有するデータバイアスパルスをデータ電極に印加して、前記維持消去パルスの前段と前記データバイアスパルスにตอบสนองして走査電極とデータ電極との間に対向放電を消去放電として発生させ、前記維持消去パルスの後段にตอบสนองして走査電極と維持電極との間に面放電を消去放電として発生させることを特徴とする請求項1記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項9】 前記維持消去パルスの後段の幅は0.5～2マイクロ秒であることを特徴とする請求項8記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項10】 維持消去期間において、走査電極に維持消去パルスを印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅より短いパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、前記バイアスパルスの後縁より早い前縁と前記維持消去パルスの後縁に同期した後縁とを有し、前記維持消去パルスと同じの極性を有するデータバイアスパルスをデータ電極に印加し、前記バイアスパルスの後縁にตอบสนองして走査電極と維持電極との間に面放電を消去放電として発生させることを特徴とする請求項1記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項11】 前記データバイアスパルスの前縁は、前記維持消去パルスの前縁より0.5～2マイクロ秒遅いことを特徴とする請求項10記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項12】 維持消去期間において、走査電極に維持消去パルスを印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅より短いパルス幅とを有するバイアスパルスを維持電極に印加して、更に前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅以上のパルス幅とを有するデータバイアスパルスをデータ電極に印加し、前記維持消去パルスと前記バイアスパルスの前縁にตอบสนองして走査電極とデータ電極との間に対向放電を消去放電として発生させ、前記バイアスパルスの後縁にตอบสนองして走査電極と維持電極との間に面放電を消去放電とし

て発生させることを特徴とする請求項1記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項13】 前記データバイアスパルスのパルス幅は、前記維持消去パルスのパルス幅より広く、前記維持消去パルスの後縁にตอบสนองして付加的な対向放電を消去放電として発生させることを特徴とする請求項12記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項14】 維持消去期間において、走査電極に第1の維持消去パルスを印加し、前記第1の維持消去パルスの前縁に同期した前縁と前記第1の維持消去パルスと同じの極性と前記第1の維持消去パルスのパルス幅と同じパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、維持電極に前記バイアスパルスと反対の極性のパルスを走査電極に前記第1維持消去パルスと同極性のパルスを同時に印加し、走査電極と維持電極との間に面放電を消去放電として発生させることを特徴とする請求項1記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項15】 前記維持消去パルスの後縁より遅れて、維持電極が陰極、走査電極が陽極となる電圧を維持電極と走査電極の少なくともどちらか一方に印加することにより、第1の付加維持消去パルスとして、付加的な面放電を消去放電として発生させることを特徴とする請求項1から請求項14までのいずれか1項に記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項16】 前記第1の付加維持消去パルスの後縁より遅れて、走査電極が陰極、維持電極が陽極となり、変位がゆっくりとした電圧を維持電極と走査電極の少なくともどちらか一方に印加することにより、第2の付加維持消去パルスとすることを特徴とする請求項1から請求項15までのいずれか1項に記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【請求項17】 維持放電期間においては、走査電極には同一極性の維持パルスのみ印加し、反対の極性の維持パルスは走査電極には印加しないことを特徴とする請求項1から請求項16までのいずれか1項に記載の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネルの駆動方法に係わるものであり、特に、交流放電メモリ動作型プラズマディスプレイパネルの駆動方法における維持消去動作に係わるものである。

【0002】

【従来の技術】一般に、プラズマディスプレイパネル（以下、PDPと略称する）は、薄型構造でちらつきが

なく表示コントラスト比が大きいこと、また、比較的に大画面とすることが可能であり、応答速度が速く、自発光型で蛍光体の利用により多色発光も可能であることなど、数多くの特徴を有している。このために、近年コンピュータ関連の表示装置の分野およびカラー画像表示の分野等において、広く利用されるようになりつつある。

【0003】このPDPには、その動作方式により、電極が誘電体で被覆されて間接的に交流放電の状態で作動させる交流放電型のものと、電極が放電ガス空間に露出して直流放電の状態で作動させる直流放電型のものがある。更に、交流放電型には、駆動方式として放電セルのメモリ機能を利用するメモリ動作型と、それを利用しないリフレッシュ動作型とがある。なお、PDPの輝度は、放電回数即ちパルス電圧の繰り返し数に比例する。上記のリフレッシュ型の場合は、表示容量が大きくなると輝度が低下するため、小表示容量のPDPに対して主として使用されている。

【0004】図11は、交流放電メモリ動作型のPDPの一つの表示セルの構成を例示する断面図である。この表示セルは、それぞれガラスより成る前面絶縁基板1及び背面絶縁基板2と、前面絶縁基板1上に形成される透明な走査電極3及び透明な維持電極4と、電極抵抗値を小さくするため走査電極3及び維持電極4に重なるように配置されたトレース電極5及び6と、背面絶縁基板2上に、走査電極3及び維持電極4と直交して形成されるデータ電極7と、前面絶縁基板1と背面絶縁基板2との間の空間に、ヘリウム、ネオンおよびキセノン等またはそれらの混合ガスから成る放電ガスが充填される放電ガス空間8と、その放電ガスの放電により発生する紫外線を可視光10に変換する蛍光体11と、走査電極3及び維持電極4を覆う誘電体層12と、この誘電体層12を放電から保護する酸化マグネシウム等から成る保護層13と、データ電極7を覆う誘電体層14とを備えて構成される。

【0005】次に、図11を参照して、選択された表示セルの放電動作について説明する。走査電極3とデータ電極7との間に放電閾値を越えるパルス電圧を印加して放電を開始させると、このパルス電圧の極性に対応して、正の電荷と負の電荷が両側の誘電体層12及び14の表面にそれぞれ吸引されて電荷の堆積を生じる。この電荷の堆積に起因する等価的な内部電圧、即ち、壁電圧は、上記パルス電圧と逆極性となるために、放電の成長とともにセル内部の実効電圧が低下し、上記パルス電圧が一定値を保持していても、放電を維持することができず遂には停止する。

【0006】この後に、隣接する走査電極3と維持電極4との間に、壁電圧と同極性のパルス電圧である維持放電パルスを印加すると、壁電圧の分が実効電圧として重畳されるため、維持放電パルスの電圧振幅が低くても、放電閾値を越えて放電することができる。従って、維持

放電パルスを走査電極3と維持電極4との間に交互に印加し続けることによって、放電を維持することが可能となる。この機能が上述のメモリ機能である。

【0007】また、走査電極3または維持電極4に、壁電圧を中和するような、幅の広い低電圧の消去パルスや立ち下がり（または立ち上がり）の緩やかな幅の広い維持放電パルス電圧程度の消去パルス、または、幅の狭い維持放電パルス電圧程度のパルスである消去パルスを印加すること、もしくはそれらのパルスの組み合わせにより、上記の維持放電を停止させることができる。

【0008】図12は、図11に示した表示セルをマトリクス配置して形成したPDPの概略の構成を示す平面図である。PDP15は、 $m \times n$ 個の行、列に表示セル16を配列したドットマトリクス表示用のパネルであり、行電極としては互いに平行に配置した走査電極 $Ss1$ 、 $Ss2$ 、 $\dots$ 、 $Ssm$ および維持電極 $Su$ を備え、列電極としてはこれら走査電極および維持電極と直交して配列したデータ電極 $D1$ 、 $D2$ 、 $\dots$ 、 $Dn$ を備えている。

【0009】図13は、特願平9-014282号に開示される実施例であり、図11に示すPDPに対する駆動方法を図解する駆動パルスの波形図である。以下、特願平9-014282号に開示されるPDP駆動方法を便宜的に先行例という。図13において、 $Wu$ は、維持電極 $Su$ に印加される維持電極駆動パルス、 $Ws1$ 、 $Ws2$ 、 $\dots$ 、 $Wsm$ は、走査電極 $Ss1$ 、 $Ss2$ 、 $\dots$ 、 $Ssm$ にそれぞれ印加される走査電極駆動パルス、 $Wd$ は、データ電極 $Di$  ( $1 \leq i \leq n$ ) に印加されるデータ電極駆動パルスである。駆動の一周期（一フレーム）は、予備放電期間と書き込み期間と維持放電期間と維持消去期間で構成され、これを繰り返して所望の映像表示を得る。

【0010】予備放電期間は、書き込み期間において安定した書き込み放電特性を得るために、放電ガス空間内に活性粒子及び壁電荷を生成するための期間であり、PDP15の全表示セルを同時に放電させる予備放電パルス $Pp+$ 及び $Pp-$ を一斉に印加し、その後に更に、予備放電期間によって生成された壁電荷のうち、書き込み放電および維持放電を阻害する電荷を消滅させるための予備放電消去パルス $Ppe$ を全走査電極に一斉に印加する。すなわち、まず、走査電極 $Ss1$ 、 $Ss2$ 、 $\dots$ 、 $Ssm$ に正極性予備放電パルス $Pp+$ を、維持電極 $Su$ に負極性予備放電パルス $Pp-$ を印加し、全ての表示セルにおいて放電を起こした後、走査電極 $Ss1$ 、 $Ss2$ 、 $\dots$ 、 $Ssm$ に消去パルス $Ppe$ を印加して消去放電を発生させ、予備放電パルスにより堆積した壁電荷を消去する。

【0011】書き込み期間においては、各走査電極 $Ss1$ 、 $Ss2$ 、 $\dots$ 、 $Ssm$ に順次走査パルス $Pw$ を印加するとともに、この走査パルス $Pw$ に同期して、表示

を行うべき表示セルのデータ電極 $Di$  ( $1 \leq i \leq n$ ) にデータパルス $Pd$ を選択的に印加し、表示すべきセルにおいては書き込み放電を発生させて壁電荷を生成する。

【0012】維持放電期間においては、維持電極に負極性の維持放電パルス $Psu$ を印加するとともに、各走査電極に維持放電パルス $Psu$ より180度位相の遅れた負極性の維持放電パルス $Pss$ を印加し、書き込み放電期間において書き込み放電を行った表示セルに対し所望の輝度を得るために必要な維持放電を継続する。維持消去期間においては、幅の狭い、維持放電パルス電圧程度のパルスである消去パルス $Pse1$ 及び $Pse2$ と、立ち下がりの緩やかな幅の広い、維持放電パルス電圧程度の消去パルス $Pse3$ の組み合わせにより、維持放電を消去する。

【0013】

【発明が解決しようとする課題】本発明に関わる先行例の維持放電期間後半から維持消去期間について詳細に説明し、従来技術の問題点を示す。図14は先行例の維持放電期間後半部から維持消去期間までの拡大図である。

【0014】最終正極性維持パルス $Psse$ の印加直前においてはデータ電極上は、負極性の維持パルス $Pss$ 及び $Psu$ により負電荷が堆積し、走査電極上には正電荷が堆積し、維持電極上には負電荷が堆積している。データ電極上の負電荷は、書き込み放電時に印加される電圧を打ち消すように働くため、維持放電期間の最後に印加される最終正極性維持パルス $Psse$ は、維持放電を発生する目的に加えて、データ電極上の負電荷を消去する目的で、印加される。

【0015】維持消去期間は、維持放電期間により堆積した各電極上の壁電荷を消去するための期間である。走査電極と維持電極上の壁電荷は、 $Pse1$ 、 $Pse2$ 、 $Pse3$ により消去し、データ電極上の壁電荷は前述したように最終正極性維持パルスで消去する。維持消去期間後は各電極上の壁電荷がなく、放電セル内部が電気的に中性であることが必要である。

【0016】最終正極性維持パルスを印加すると、走査電極上の正電荷とデータ電極上の負電荷の重畳により、放電ガス空間の実効電圧が対向放電開始電圧を越え、更に、維持電極上の負電荷の重畳により、面放電開始電圧も越えている。ここで、対向放電とは、走査電極とデータ電極との間もしくは維持電極とデータ電極との間の放電のことを言い、面放電とは、走査電極と維持電極との間の放電を言う。従って、 $Psse$ の印加によって、面放電と対向放電が同時に発生する。

【0017】ところで、図11に示すように、データ電極7上の放電ガス空間8に接している層には蛍光体11があり、走査電極3と維持電極4上の放電ガス空間8に接している層には保護層13がある。この保護層13の材料としては酸化マグネシウム等の2次電子放出係数の大きい材料が使用される。従って、走査電極または維持

電極が陰極となる放電の場合には、陰極の2次電子放出が大きいため、放電開始電圧も低く、発生した放電の成長も早い。一方、データ電極が陰極となる場合には2次電子放出が小さいため、放電開始電圧も高く、放電の成長も遅い。

【0018】Psseの印加により面放電とデータ側が陰極となる対向放電が同時に発生する場合、単独では強い放電に成長できない対向放電が、放電ガス空間内に面放電により生成された活性粒子があるため、強い放電に成長する。また、その強い対向放電の影響で面放電が更に強い放電となる。すなわち、最終正極性維持パルスによる対向放電と面放電が同時に発生する場合には、面放電と対向放電が互い及ぼす影響が強くなる。

【0019】従って、面放電と対向放電が同時に発生する場合、面放電は維持放電であり表示負荷量により放電状態が変化するため、その影響が対向放電へ波及し、データ電極上の負電荷を除去できなかつたり、逆に過大な正電荷を堆積してしまい、結果的にデータ電極上が電気的に中性でなくなってしまう。データ電極上に多くの負電荷残留する場合、その内部電圧が書き込み放電時に外部電圧を打ち消し、放電ガス空間の実効電圧が下がり選択セルの書き込み放電が発生しなくなる。逆に、データ電極上に多くの正電荷が残留する場合には、内部電圧が走査パルスや維持パルスの負極性のパルスによる外部電圧に重畳され、非選択セルが誤った放電をしてしまう。

【0020】このように、先行例では最終正極性維持パルスによって対向放電と面放電が同時に発生するとデータ電極上の電荷の制御が困難になり、書き込み期間および維持期間で誤動作が生じてしまうという問題があった。そこで、本発明は、上述した従来技術の問題点を解決した、プラズマディスプレイパネルの駆動方法を提供せんとするものである。

【0021】

【課題を解決するための手段】本発明によるならば、走査電極と維持電極とデータ電極とを有する交流放電メモリ動作型プラズマディスプレイパネルを駆動するための、少なくとも書き込み期間と維持放電期間と維持消去期間とを有する駆動方法において、維持消去期間の消去放電における対向放電と面放電とを時間的に分離するように駆動パルスを印加する。

【0022】

【作用】上述したように、本発明の特徴は、維持消去時に対向放電と面放電を分離して行うことにある。通常の維持パルスと逆極性にした最終維持パルスでの維持放電の代りに、維持消去放電において対向放電と面放電を同時に発生させず、はじめに対向放電、次に面放電という順序で時間的に分離して発生させ、対向放電及び面放電をそれぞれ弱体化し、各電極上に堆積する電荷を減少させる。

【0023】

【発明の実施の形態】第1の実施の形態

維持消去期間において、走査電極に維持消去パルスを印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅より短いパルス幅とを有するバイアスパルスを維持電極に印加して、前記維持消去パルスと前記バイアスパルスの前縁に反応して走査電極とデータ電極との間に対向放電を消去放電として発生させ、前記バイアスパルスの後縁に反応して走査電極と維持電極との間に面放電を消去放電として発生させる。

【0024】第2の実施の形態

維持消去期間において、走査電極に第1の維持消去パルスを印加し、前記第1の維持消去パルスの前縁に同期した前縁と前記第1の維持消去パルスと同じの極性と前記第1の維持消去パルスのパルス幅と同じパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、走査電極のみに、前記第1の維持消去パルスと同じ極性の第2の維持消去パルスを印加し、走査電極と維持電極との間に面放電を消去放電として発生させる。

【0025】第3の実施の形態

維持消去期間において、走査電極に第1の維持消去パルスを印加し、前記第1の維持消去パルスの前縁に同期した前縁と前記第1の維持消去パルスと同じの極性と前記第1の維持消去パルスのパルス幅と同じパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、維持電極のみに、前記バイアスパルスと反対の極性の第2の維持消去パルスを印加し、走査電極と維持電極との間に面放電を消去放電として発生させる。

【0026】第4の実施の形態

維持消去期間において、第1の電圧の前段と第1の電圧より高い第2の電圧の後段とを有する維持消去パルスを走査電極に印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと反対の極性と前記維持消去パルスの前段の幅と等しいパルス幅とを有するデータバイアスパルスをデータ電極に印加して、前記維持消去パルスの前段と前記データバイアスパルスに反応して走査電極とデータ電極との間に対向放電を消去放電として発生させ、前記維持消去パルスの後段に反応して走査電極と維持電極との間に面放電を消去放電として発生させる。

【0027】第5の実施の形態

維持消去期間において、走査電極に維持消去パルスを印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅より短いパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、前記バイアス



パルスの後縁より早い前縁と前記維持消去パルスの後縁に同期した後縁とを有し、前記維持消去パルスと同じの極性を有するデータバイアスパルスをデータ電極に印加し、前記バイアスパルスの後縁に応答して走査電極と維持電極との間に面放電を消去放電として発生させる。

#### 【0028】第6の実施の形態

維持消去期間において、走査電極に維持消去パルスを印加し、前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅より短いパルス幅とを有するバイアスパルスを維持電極に印加して、更に前記維持消去パルスの前縁に同期した前縁と前記維持消去パルスと同じの極性と前記維持消去パルスのパルス幅以上のパルス幅とを有するデータバイアスパルスをデータ電極に印加し、前記維持消去パルスと前記バイアスパルスの前縁に応答して走査電極とデータ電極との間に対向放電を消去放電として発生させ、前記バイアスパルスの後縁に応答して走査電極と維持電極との間に面放電を消去放電として発生させ、前記維持消去パルスの後縁に応答して走査電極とデータ電極との間に対向放電を消去放電として発生させる。

#### 【0029】第7の実施の形態

維持消去期間において、走査電極に第1の維持消去パルスを印加し、前記第1の維持消去パルスの前縁に同期した前縁と前記第1の維持消去パルスと同じの極性と前記第1の維持消去パルスのパルス幅と同じパルス幅とを有するバイアスパルスを維持電極に印加して、走査電極とデータ電極との間に対向放電を消去放電として発生させ、次いで、維持電極に前記バイアスパルスと反対の極性のパルスを走査電極に前記第1維持消去パルスと同極性のパルスを同時に印加し、走査電極と維持電極との間に面放電を消去放電として発生させる。

【0030】以上の第1の実施の形態から第7の実施の形態において、走査電極とデータ電極との間に対向放電を消去放電として発生させると同時に、走査電極と維持電極との間に面放電を発生させないための各電極への印加電圧（グラウンド電位も含む）は、以下の関係を満足するように決定する。ここで、PDPにおける面放電開始電圧を $V_{ds}$ 、対向放電開始電圧を $V_{do}$ とし、維持消去期間直前の壁電荷による各電極の電位として、走査電極上で $V_{scan}$ 、維持電極上で $V_{sus}$ （ $V_{scan}$ と正負が逆の値）、データ電極上で $V_{data}$ （負の値）とし、走査電極に印加される維持消去パルスの電圧を $V_{era}$ 、維持電極に印加されるバイアスパルスの電圧（グラウンド電位も含む）を $V_{sbias}$ 、データ電極に印加されるデータバイアスパルスの電圧（グラウンド電位も含む）を $V_{dbais}$ とする。

【0031】走査電極とデータ電極との間の実効電圧＝ $(V_{era} + V_{scan}) - (V_{dbais} + V_{data}) > V_{do}$

走査電極と維持電極との間の実効電圧＝ $(V_{era} + V$

$scan) - (V_{sbias} + V_{sus}) < V_{ds}$

維持電極とデータ電極の実効電圧＝ $(V_{sbias} + V_{sus}) - (V_{dbais} + V_{data}) < V_{do}$

【0032】以上の第1の実施の形態から第7の実施の形態において、前記維持消去パルスの後縁より遅れて、維持電極に、前記バイアスパルスと反対の極性の第1の付加維持消去パルスを印加し、付加的な対向放電を消去放電として発生させることができる。また、前記第1の付加維持消去パルスの後縁より遅れて、走査電極に、前記維持消去パルスと反対の極性を有し前縁がゆっくり変化する第2の付加維持消去パルスを印加することもできる。

【0033】更に、以上の第1の実施の形態から第7の実施の形態において、走査電極には同一極性の維持パルスのみ印加し、反対の極性の維持パルスは走査電極には印加しない。すなわち、先行例で行われていた通常の維持パルスと逆極性にした最終維持パルスは印加しない。

#### 【0034】

【実施例】以下、本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の実施例を添付図面を参照して説明する。

#### 【0035】第1の実施例

本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第1の実施例を図1、図2、図3を参照して説明する。図1は、本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第1の実施例における、走査電極、維持電極、データ電極の各電極の駆動パルスの波形図である。プラズマディスプレイの駆動は、図1に示したように、予備放電期間、書き込み期間、維持放電期間、維持消去期間によって構成される。予備放電期間は、従来駆動技術と同様であり、詳細な説明は省略するが、機能としては、書き込み期間において安定した書き込み放電特性を得られるように放電ガス空間内に活性粒子を生成する。

【0036】図2は、図1で書き込み放電を行った表示セルの書き込み期間から維持消去期間の拡大図である。図2のように、書き込み期間においては、セルを選択し、書き込みを行うためには負極性の走査パルス $P_w$ を走査電極 $S_{sk}$ （ $1 \leq k \leq m$ ）に印加し、それと同期して正極性のデータパルス $P_d$ をデータ電極 $D_i$ （ $1 \leq i \leq n$ ）に印加する。このとき、 $S_{sk}$ と $D_i$ との交点のセルでは、走査パルス $P_w$ とデータパルス $P_d$ による外部電圧が走査電極とデータ電極との間に対向放電開始電圧を越えて、放電が発生する。このとき更に、走査電極と維持電極の間にも走査パルス $P_w$ による電圧が印加されているので、走査電極とデータ電極での対向放電に誘発されて、走査電極と維持電極の間にも放電が発生する。これらの放電の発生により、外部電圧を打ち消すような壁電荷が各電極上には生成される。

【0037】なお、上述したように、対向放電とは、走

査電極とデータ電極との間及び維持電極とデータ電極との間で起こる放電のことをいう。それに対して、走査電極と維持電極との間の放電は面放電という。

【0038】次の維持放電期間においては、負極性の維持パルス $P_{su}$ を維持電極に印加し、続いて、維持パルス $P_{su}$ と同極性で180度位相の遅れた維持パルス $P_{ss}$ を全走査電極に印加する。

【0039】その結果、書き込み期間において書き込み放電を行ったセルにおいては、書き込み放電で生成された壁電荷が図2のタイミングBの時点で保持されているため、維持パルス $P_{su}$ による外部電圧に維持電極と走査電極上の壁電荷による内部電圧が重畳されて、放電ガス空間に印加される実効電圧が面放電開始電圧を越えるため、面放電が発生する。この面放電により維持パルス $P_{su}$ による外部電圧を打ち消すような壁電荷が走査電極及び維持電極に生成され、図2のタイミングCの時点ではこの壁電荷が保持されている。

【0040】次に、維持パルス $P_{ss}$ を印加すると、この外部電圧にタイミングCにおける壁電荷による内部電圧が重畳されて、放電ガス空間に印加される実効電圧が面放電開始電圧を越えるため、面放電が発生する。この面放電により維持パルス $P_{su}$ による外部電圧を打ち消すような壁電荷が走査電極及び維持電極に生成される。

【0041】以下、同様にして、維持パルス $P_{su}$ と維持パルス $P_{ss}$ を交互に印加することで面放電を起こし、所望の輝度を得ることができるとまで繰り返す。一方、書き込み期間において書き込み放電を行わず壁電荷が生成されていない表示セルにおいては、維持パルス $P_{su}$ と維持パルス $P_{ss}$ を交互に印加しても面放電は生じない。

【0042】次に維持消去期間について説明する。全走査電極には、データ電極に対して正極性とした維持消去パルス $P_{sena}$ を印加する。一方、維持電極には、維持消去パルス $P_{sena}$ と同極性のバイアスパルス $P_{eb}$ を印加する。この維持消去パルス $P_{sena}$ とバイアスパルス $P_{eb}$ の立ち上がり（前縁）は同期し、立ち下がり（後縁）は、維持消去パルス $P_{sena}$ に比べバイアスパルス $P_{eb}$ が0.5～2マイクロ秒早い。

【0043】維持消去期間に入る直前、すなわち図2のタイミングDの時点では、維持放電期間の最終維持パルスによって生成された壁電荷が保持されているが、この壁電荷は、維持消去パルス $P_{sena}$ の電圧に重畳し、一方、バイアスパルス $P_{eb}$ は壁電荷を打ち消す極性であるため、放電ガス空間の実効電圧は走査電極とデータ電極との間のみが放電開始電圧を越えて、対向電極間の消去放電が発生する。その後、バイアスパルス $P_{eb}$ が立ち下がると、走査電極と維持電極との間の実効電圧も放電開始電圧を越えて、面電極間の消去放電が発生する。

【0044】次に、図2に示した書き込み期間から維持消去期間の壁電荷の状態の変化を、図3を参照して説明する。図3は、図2に示したタイミングA～Fにおける走査電極、維持電極、データ電極の各電極上の壁電荷の状態を模式的に表したものである。図3(A)は、図2に示したタイミングAでの状態、すなわち、書き込み放電の直前の状態を示している。

【0045】書き込み期間には、図2のように、走査電極に走査パルス $P_w$ を印加し、表示セルを選択する場合にはデータ電極にデータパルス $P_d$ を印加する。表示セルに走査パルス $P_w$ またはデータパルス $P_d$ のどちらか一方のみが印加されただけでは、書き込み放電は発生せず、表示セルに走査パルス $P_w$ とデータパルス $P_d$ の両方が同時に印加された場合のみ、書き込み放電が発生する。

【0046】本実施例の場合、走査パルス $P_w$ を負極性、データパルス $P_d$ を正極性としているので、放電により生成された荷電粒子のうち正電荷が走査電極に引き寄せられ、壁電荷として堆積し、負電荷がデータ電極に引き寄せられ、壁電荷として堆積する。このように堆積した壁電荷による内部電圧は、走査パルス $P_w$ とデータパルス $P_d$ の外部電圧を打ち消すように働くため、放電ガス空間に印加される実効電圧は放電の成長と共に次第に減少し、最終的に放電は停止する。その結果、書き込み放電後には図3(B)のように、走査電極に正電荷が、データ電極には負電荷が壁電荷として堆積した状態になっている。

【0047】維持放電期間では、まず、維持電極に負極性の維持パルス $P_{su}$ を印加し、維持放電を開始する。このとき、図3(B)のように書き込み放電により生成された正電荷が走査電極上にあるため、維持パルス $P_{su}$ を維持電極に印加すると、維持パルス $P_{su}$ による外部電圧に、走査電極上の正電荷による内部電圧が重畳され、放電ガス空間の実効電圧が面放電開始電圧を越える。よって、走査電極と維持電極との間で維持放電が発生する。

【0048】そして、この維持放電により正電荷と負電荷が生成され、維持電極に負極性の維持パルス $P_{su}$ を印加しているため、静電引力により維持電極に正電荷が引き寄せられ、走査電極に負電荷が引き寄せられる。その結果、維持パルス $P_{su}$ による外部電圧を打ち消すような内部電圧が印加されるように壁電荷が堆積し、放電ガス空間内に印加される実効電圧が減少し、放電が停止する。よって、図3(C)のように、正電荷が維持電極に堆積し、負電荷が走査電極に堆積する。

【0049】次に、維持パルス $P_{su}$ と同極性で位相が180度遅れた維持パルス $P_{ss}$ を走査電極に印加すると、先の維持放電により生成された壁電荷による内部電圧が維持パルス $P_{ss}$ による外部電圧に重畳されるため、放電ガス空間内の実効電圧が面放電開始電圧を越



え、再び維持放電を発生する。この放電で発生した正電荷と負電荷も先の維持放電同様に外部電圧を打ち消すように走査電極および維持電極に堆積し、放電は停止する。このとき状態は、図2に示したタイミングDでの後述する図3(D)の状態と同様に、正電荷が走査電極に壁電荷として堆積し、負電荷がデータ電極に壁電荷として堆積した状態になっている。その後、 $P_{su}$ と $P_{ss}$ を交互に印加することにより、放電が繰り返される。この維持放電は所望の輝度が得られるまで持続する。

【0050】一方、維持パルス $P_{ss}$ 及び $P_{su}$ はいずれもデータ電極に対して負極性であるので、維持放電期間中にデータ電極は負電荷を引き寄せる。従って、図3(D)のように維持消去パルス $P_{sena}$ 印加前ではデータ電極上には、負電荷が堆積している。また、維持放電期間での最後の維持パルスは走査電極に印加されるので、最終維持パルス印加後においては、走査電極上に正電荷が堆積し、維持電極上に負電荷が堆積している。

【0051】維持消去期間では、まず、走査電極に維持消去パルス $P_{sena}$ を印加し、維持電極にバイアスパルス $P_{eb}$ を印加する。このとき、タイミングDにおける壁電荷は、走査電極上については、維持消去パルス $P_{sena}$ に重畳されて正電位の実効電圧をさらに大きくする方向に、維持電極上についてはバイアスパルス $P_{eb}$ を打ち消して正電位の実効電圧を小さくする方向に、データ電極上については負電位の実効電圧をさらに低電位化する方向に作用する。したがって、維持消去パルス $P_{sena}$ とバイアスパルス $P_{eb}$ の各電圧を適当な値に設定すれば、走査電極とデータ電極との間に、消去放電として対向放電を発生させ、走査電極と維持電極との間の面放電及び維持電極とデータ電極との間の対向放電を抑制することができる。

走査電極と維持電極との間の実効電圧＝

$$(170V + 0V) - \{0V + (-30V)\} = 200V \quad (=200V)$$

となり、走査電極と維持電極で面放電開始電圧に達し、消去放電として面放電を発生する。

【0056】この面放電では、維持消去パルス $P_{sena}$ がバイアスパルス $P_{eb}$ 立ち下がり後0.5～2マイクロ秒で立ち下がるので、走査電極と維持電極との間に電圧を印加している時間は、この0.5～2マイクロ秒と短い期間であり、細幅消去動作となる。すなわち、放電時に発生した放電ガス空間の荷電粒子の大部分が、誘電体層に吸引されないで放電ガス空間に残留しているうちに電圧が解除されるので、維持消去パルス $P_{sena}$ の立ち下がり直後に電極上に堆積していた壁電荷は、放電ガス空間内に浮遊する多量の荷電粒子を静電引力で吸引し、電極上で再結合して自然に中和する。その結果、 $P_{sena}$ 印加後の各電極上の壁電荷の状態は、図3(F)のようになり、走査電極と維持電極上の壁電荷は消滅する。対向放電を先に発生させ、つぎに面放電を発生させるというように、維持消去パルス $P_{sena}$ によ

【0052】例えば、各電極間の放電開始電圧を200V、維持放電後の壁電荷量を走査電極上で+30V、維持電極上で-30V、データ電極上で-60Vとすれば、維持消去パルス $P_{sena}$ の電圧を170V、バイアスパルス $P_{eb}$ の電圧を80Vとすればよい。これは、各電極間の実効電圧が次のように計算されるからである。

【0053】走査電極とデータ電極との間の実効電圧＝  
 $(170V + 30V) - (-60V) = 260V \quad (> 200V)$

走査電極と維持電極との間の実効電圧＝ $(170V + 30V) - \{80V + (-30V)\} = 150V \quad (< 200V)$

維持電極とデータ電極との間の実効電圧＝ $\{80V + (-30V)\} - (-60V) = 110V \quad (< 200V)$

【0054】ところで、走査電極上には二次電子放出係数の大きなMgO等を材料とする保護膜が形成されているのに対して、データ電極上は蛍光体であるので、データ電極を陰極として作用させる、走査電極とデータ電極との間の放電のみ起こした場合には、強放電まで成長することがないため放電後の壁電荷も少量に抑えることが容易で、消去放電として制御しやすい。従って、タイミングEにおいて、図3(E)のように走査電極上とデータ電極上の壁電荷は消去されている。

【0055】次に、バイアスパルス $P_{eb}$ がたち下ると、タイミングEにおける壁電荷が維持電極上で維持消去パルス $P_{sena}$ による負電位の実効電圧に重畳して、更に維持電極を低電位化する方向に作用し、一方、データ電極上と走査電極上の壁電荷が消去されているため、

る対向電極間の放電と面電極間の放電を時間的に分離して行うことにより、データ電極上の電荷の制御性が向上する。この理由を以下に示す。

【0057】図11のように、データ電極7上の放電ガス空間8に接している層には蛍光体11があり、走査電極3と維持電極4上の放電ガス空間8に接している層には保護層13がある。この保護層13の材料としては酸化マグネシウム等の2次電子放出係数の大きい材料が使用される。従って、走査電極3または維持電極4が陰極となる放電の場合には、陰極の2次電子放出が大きいため、放電開始電圧も低く、発生した放電の成長も早い。一方、データ電極7が陰極となる場合には2次電子放出が小さいため、放電開始電圧も高く、放電の成長も遅い。

【0058】従来技術のように、面放電と対向放電が同時に発生すると、単独では強い放電に成長できない対向放電が、放電ガス空間内に面放電により生成された活性

粒子があるため、強い放電に成長する。また、その強い対向放電の影響で面放電が更に強い放電となる。よって、図13の最終正極性維持パルス $P_{sse}$ による対向放電と面放電が同時に発生する場合には、対向放電と面放電が相互に影響し、データ電極上の電荷の安定な制御が困難であった。

【0059】一方、本発明のように維持消去放電での対向放電と面放電を時間的に分離した場合、ここでの対向放電は、面放電により生成される活性粒子がないため強い放電に成長せず、弱い放電のまま収束する。そして、続く面放電では、対向放電が同時に起こる場合に比べ、放電時の活性粒子が少なく、放電が弱体化する。つまり、対向放電と面放電が互いに影響を及ぼさなくなり独立して機能する。従って、維持消去パルス $P_{sen a}$ での対向放電と面放電を時間的に分離した場合には、対向放電と面放電が互いに影響せず、対向放電が弱い放電のまま収束するため、壁電荷が残留しない。更に、表示負荷による維持放電の変化も対向放電に影響しなくなるのでデータ電極の制御が安定して行われる。

【0060】よって、従来技術では維持消去期間において、データ電極上の電荷の制御が困難で消去性が不十分であったが、本発明では上記のようにデータ電極上の電荷の消去が安定に行われ、確実な駆動の制御が可能となる。

【0061】上述した第1の実施例の説明から明らかなように、本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法は、維持消去期間での駆動パルスの印加方法に特徴がある。以下に説明する第2の実施例から第7の実施例においても、予備放電期間、書き込み期間、維持放電期間は第1の実施例と同様であるので説明を省略し、維持消去期間での駆動パルスの印加方法に焦点を絞って説明をする。

【0062】第2の実施例  
本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第2の実施例を図4を参照して説明する。図4は、図2のタイミングDに相当するタイミングを含む維持放電期間の最終段階と、図2のタイミングEに相当するタイミングを含む維持消去期間の、第2の実施例における駆動パルス波形と放電発光波形を図解するの拡大図である。

【0063】図4に示すように、この第2の実施例は、維持消去パルス $P_{sen b}$ （第1の維持消去パルス）を走査電極に印加し、維持消去パルス $P_{sen b}$ の立ち上がり（前縁）と立ち下がり（後縁）にそれぞれ同期した立ち上がり（前縁）と立ち下がり（後縁）を有し、維持消去パルス $P_{sen b}$ の電位より電位が低いバイアスパルス $P_{eb}$ を維持電極に印加している期間には、消去放電として対向放電のみ発生させ、そのあと、走査電極のみに、維持消去パルス $P_{sen b}$ の電位とほぼ同じ電位を有し維持消去パルス $P_{sen b}$ のパルス幅より狭いパ

ルス幅を有する正極性維持消去パルス $P_{sen 2+}$ （第2の維持消去パルス）という別のパルスを印加するにより、消去放電として面放電を発生させる。

【0064】タイミングDにおける壁電荷は、走査電極上では維持消去パルス $P_{sen b}$ に重畳して正電位の実効電圧を大きくする方向に、維持電極上ではバイアスパルス $P_{eb}$ を打ち消して正電位の実効電圧を小さくする方向に、データ電極上は負電位の実効電圧を更に低電位化するように作用する。

【0065】従って、第1の実施例と同様に、維持消去パルス $P_{sen b}$ とバイアスパルス $P_{eb}$ の各電圧を適当な値に設定すれば、走査電極とデータ電極との間には、消去放電として対向放電を発生させ、走査電極と維持電極との間、および、維持電極とデータ電極の間では放電を抑制することができる。

【0066】次に、走査電極のみに正極性維持消去パルス $P_{sen 2+}$ が印加されると、タイミングEにおける壁電荷は、維持電極上では正極性維持消去パルス $P_{sen 2+}$ による負電位の実効電圧を更に低電位化するように作用し、データ電極上と走査電極上では消去されているので、走査電極と維持電極との間のみで、消去放電として面放電が発生する。正極性維持消去パルス $P_{sen 2+}$ のパルス幅は、細幅消去パルスとなるように0.5〜2マイクロ秒とする。従って、維持消去放電での対向放電と面放電を時間的に分離でき、第1の実施例と同様の効果を得ることができる。

【0067】第3の実施例

本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第3の実施例を図5を参照して説明する。図5は、図4と同様に維持放電期間の最終段階と維持消去期間の、第3の実施例における駆動パルス波形と放電発光波形を図解する拡大図である。

【0068】図5に示すように、この第3の実施例は、前述の第2の実施例と同様に、維持消去パルス $P_{sen c}$ では対向放電のみ発生させ、面放電を別のパルスで行うが、そのパルスを負極性としたものである。具体的には、図5のように、維持消去パルス $P_{sen c}$ （第1の維持消去パルス）を走査電極に印加し、維持消去パルス $P_{sen c}$ の立ち上がり（前縁）と立ち下がり（後縁）にそれぞれ同期した立ち上がり（前縁）と立ち下がり（後縁）を有し、維持消去パルス $P_{sen c}$ の電位より電位が低いバイアスパルス $P_{eb}$ を維持電極に印加し、そのあと、維持電極のみに負極性維持消去パルス $P_{sen 2-}$ （第2の維持消去パルス）を印加する。

【0069】この第3の実施例では、第2の実施例と同様に、維持消去パルス $P_{sen c}$ とバイアスパルス $P_{eb}$ が印加される期間に走査電極とデータ電極との間の対向放電のみが消去放電として発生し、走査電極と維持電極との間および維持電極とデータ電極の間では放電が抑制される。

【0070】次に、維持電極のみに負極性維持消去パルスPsen2-が印加されると、タイミングEにおける壁電荷は、維持電極上では維持電極のみに負極性維持消去パルスPsen2-に重畳して、負電位の実効電圧を更に低電位化する方向に作用し、一方、前の対向放電でデータ電極上と走査電極上では壁電荷が消去されているので、走査電極と維持電極との間のみで面放電が消去放電として発生する。Psen2-のパルス幅は、細幅消去パルスとなるように0.5～2マイクロ秒とする。

【0071】従って、維持消去放電での対向放電と面放電を時間的に分離でき、第1の実施例及び第2の実施例と同様の効果を得ることができる。上記効果に加えて、第2の実施例とは違い2番目の維持消去パルスを負極性としたため、正極性の場合よりデータ電極への正電荷の衝突を低減することができる。正電荷のデータ電極への衝突はデータ電極上の蛍光体を劣化させるため、この正電荷の衝突を防ぐことにより、寿命を延長できるという新たな効果が得られる。

#### 【0072】第4の実施例

本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第4の実施例を図6を参照して説明する。図6は、図4と同様に維持放電期間の最終段階と維持消去期間の、第4の実施例における駆動パルス波形と放電発光波形を図解する拡大図である。

【0073】図6に示すように、この第4の実施例では、走査電極にステップ状とした維持消去パルスPsendを印加する。この維持消去パルスPsendは、後段の振幅に対して、前段の振幅を小さくする。このと

走査電極とデータ電極との間の実効電圧＝

$$(100V+30V) - \{-70V + (-60V)\} = 260V (>200V)$$

走査電極と維持電極との間の実効電圧＝

$$(100V+30V) - (-30V) = 160V (<200V)$$

維持電極とデータ電極との間の実効電圧＝

$$(-30V) - \{-70V + (-60V)\} = 100V (<200V)$$

従って、走査電極とデータ電極の間では消去放電（対向放電）が発生し、走査電極と維持電極の間、および、維持電極とデータ電極の間での放電は発生しない。

【0078】その後、データバイアスパルスPsedが

走査電極と維持電極との間の実効電圧＝

$$(170V+0V) - \{0V + (-30V)\} = 200V (=200V)$$

となり、走査電極と維持電極との間の実効電圧が大きくなり放電開始電圧に達し、走査電極と維持電極との間で放電が発生する。一方、走査電極上とデータ電極上では壁電荷が消去されているため、放電は発生しない。この場合、データバイアスパルスPsendの後段の幅は0.5～2マイクロ秒あるので、細幅消去パルスとして作用する。従って、維持消去放電における対向放電と面放電が時間的に分離される。

#### 【0079】第5の実施例

き、維持消去パルスPsendの後段の幅は、細幅消去パルスとなるように、0.5～2マイクロ秒とする。また、維持電極は一定電位（GND電位）に保つ。データ電極には、維持消去パルスPsendの前段と同じパルス幅で、維持消去パルスPsendとは逆極性である負極性のデータバイアスパルスPsedを印加する。

【0074】このように走査電極、維持電極、データ電極の各電極に駆動パルスを印加する第4の実施例は、第1の実施例において走査電極、維持電極、データ電極の各電極に駆動パルスを印加した場合と等価な1例である。

【0075】維持消去パルスPsendの前段とデータバイアスパルスPsedが印加されると、タイミングDにおける壁電荷は、走査電極上でPsend前段に重畳されて正電位の実効電圧を高くする方向に、データ電極上ではデータバイアスパルスPsedに重畳されて負電位の実効電圧を更に低電位化する方向に、維持電極上では維持消去パルスPsend前段による実効電圧に重畳し、データバイアスパルスPsedによる実効電圧を打ち消す方向に作用する。

【0076】たとえば、各電極間の放電開始電圧を200V、タイミングDにおける壁電荷量を走査電極上で+30V、維持電極上で-30V、データ電極上で-60Vとすれば、維持消去パルスPsendの前段の電圧を100V、データバイアスパルス-70Vとすると、このとき各電極間に印加される実効電圧は以下になる。

#### 【0077】

グラウンド電位に戻り、維持消去パルスPsendの後段が更に立ち上がる。タイミングEにおける維持電極上の負の壁電荷は、維持電極上の電位をより低電位化するため、例えば、維持消去パルスPsendの後段の電圧を170Vとすると、

本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第5の実施例を図7を参照して説明する。図7は、図4と同様に維持放電期間の最終段階と維持消去期間の、第5の実施例における駆動パルス波形と放電発光波形を図解する拡大図である。

【0080】図7に示すように、この第5の実施例は、まず、走査電極に維持消去パルスPseneを印加し、この維持消去パルスPseneの立ち上がり（前縁）に同期した立ち上がり（前縁）を有し、維持消去パルスP

seneの立ち下がり（後縁）より早く立ち下がり、維持消去パルスPsenetと同極性で維持消去パルスPsenaの電位より低い電位のバイアスパルスPebを維持電極に印加する。そして、維持消去パルスPsenetの印加による対向放電発生後に、維持消去パルスPsenetと同極性のデータバイアスパルスPsedをデータ電極に印加するものである。たとえば、維持消去パルスPsenet印加後0.5～2マイクロ秒後にデータバイアスパルスPsedを印加し、データバイアスパルスPsedの立ち下がり（後縁）は維持消去パルスPsenetの立ち下がり（後縁）に同期している。

【0081】走査電極と維持電極に維持消去パルスPsenetとバイアスパルスPebをそれぞれ同期して印加すると、第1の実施例と同様に、走査電極とデータ電極との間のみで対向放電が発生する。本実施例では、この対向放電発生後0.5～2マイクロ秒に正極性のデータバイアスパルスPsedを印加するので、この時点で走査電極とデータ電極間の実効電圧は小さくなり放電が停止する。走査電極とデータ電極の間に維持消去パルスPsenetの電圧が印加されている時間は、0.5～2マイクロ秒であるので、ここでの対向放電は細幅消去放電となる。

【0082】その後、バイアスパルスPebのみが立ち下がると、第1の実施例と同様に、走査電極と維持電極との間のみで放電が発生する。本実施例は、維持消去パルスPsenetにより発生する対向放電を細幅消去放電としたもので、対向放電開始電圧が比較的低い場合に、データ電極を陰極とした場合でも対向放電が強くなりすぎるのを抑えることができる。

【0083】第6の実施例  
本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第6の実施例を図8を参照して説明する。図8は、図4と同様に維持放電期間の最終段階と維

$$\begin{aligned} & \text{走査電極とデータ電極との間の実効電圧=} \\ & (170\text{V}+30\text{V}) - \{70\text{V}+(-60\text{V})\} = 190\text{V} \quad (>170\text{V}) \\ & \text{走査電極と維持電極との間の実効電圧=} \\ & (170\text{V}+30\text{V}) - \{80\text{V}+(-30\text{V})\} = 150\text{V} \quad (<200\text{V}) \\ & \text{維持電極とデータ電極の実効電圧=} \\ & \{80\text{V}+(-30\text{V})\} - \{70\text{V}+(-60\text{V})\} = 40\text{V} \quad (<170\text{V}) \end{aligned}$$

【0088】このように各電極間の実効電圧が印加されるため、走査電極とデータ電極の間では放電が発生し、走査電極と維持電極との間、及び、維持電極とデータ電極の間では放電が抑制される。上の計算においてデータバイアスパルスPsedの印加がなければ、走査電極とデータ電極との間の実効電圧は260Vとなりこれは対向放電開始電圧に対して非常に大きく、データ電極が陰極として作用しても強い放電となってしまう、データ電極上に正壁電荷が残留してしまう。従って、データバイアスパルスPsedを印加することにより、ここでの対向放電を適度に弱めることができる。

持消去期間の、第6の実施例における駆動パルス波形と放電発光波形を図解する拡大図である。この第6の実施例は、第5の実施例と同様に、対向放電開始電圧が低い場合に有効である。

【0084】図8に示すように、この第6の実施例は、走査電極と維持電極のそれぞれ印加される維持消去パルスPsena及びバイアスパルスPebの立ち上げ時に同期して、データ電極に印加されるデータバイアスパルスPsedを立ち上げ、維持消去パルスPsenaの立ち下がり時に降にデータバイアスパルスPsedを立ち下げる方式である。なお、第6の実施例では、維持消去パルスPsenaとバイアスパルスPebは、第1の実施例の維持消去パルスPsenaとバイアスパルスPebにそれぞれ対応する。

【0085】維持消去パルスPsena、バイアスパルスPeb及びデータバイアスパルスPsedを同期して印加すると、タイミングDにおける壁電荷は、走査電極上で維持消去パルスPsenaに重畳して正電位の実効電圧を大きくする方向に、維持電極ではバイアスパルスPebを打ち消して正電位の実効電圧が小さくなる方向に、データ電極では正極性のデータバイアスパルスPsedを打ち消して実効電圧が負電位となるように作用する。

【0086】たとえば、面放電開始電圧が200V、対向放電開始電圧が170V、タイミングDにおける壁電荷量を走査電極上で+30V、維持電極上で-30V、データ電極上で-60Vとし、維持消去パルスPsenaの電圧を170V、バイアスパルスPebの電圧を80V、データバイアスパルスPsedの電圧を70Vとすると、各電極間に印加される実効電圧は以下のように計算される。

【0087】

【0089】次に、バイアスパルスPebを解除すると、第1の実施例と同様に、走査電極と維持電極との間のみで放電が発生する。従って、維持消去放電における対向放電と面放電が時間的に分離できる。

【0090】また、対向放電開始電圧が更に低く、データバイアスパルスPsedを印加しても対向放電により正電荷を多く蓄積した場合でも、維持消去パルスPsenaの立ち下がりにおいてデータバイアスパルスPsedが印加され続けているので、維持消去パルスPsenaの立ち下がり後の電位関係が逆転し、データ電極が陽極、走査電極が陰極となるような電圧がかかるため、こ

の電圧が壁電荷による内部電圧に重畳され、図8に示したように対向放電の消去放電が再度発生する。このため、先の対向放電により過剰となったデータ電極上の正電荷を消去することができる。

【0091】また、維持消去パルス  $P_{sen a}$  とデータバイアスパルス  $P_{sed}$  も印加直後の対向放電でデータ電極上の壁電荷を十分に消滅できる場合においては維持消去パルス  $P_{sen a}$  とデータバイアスパルス  $P_{sed}$  を同時に立ち下げてもよい。

【0092】第7の実施例

本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第7の実施例を図9を参照して説明する。図9は図4と同様に維持放電期間の最終段階と維持消去期間の、第7の実施例における駆動パルス波形と放電発光波形を図解する拡大図である。

【0093】図9に示すように、この第7の実施例は、前述の第2の実施例及び第3の実施例と同様に、維持消去パルス  $P_{sen c}$  では対向放電のみ発生させ、面放電を別のパルスで行うが、そのパルスを走査電極に正極性のパルスを印加し、維持電極に負極性のパルスを印加して、両極性としたものである。具体的には、図9のように、維持消去パルス  $P_{sen c}$  (第1の維持消去パルス) を走査電極に印加し、維持消去パルス  $P_{sen c}$  の立ち上がり(前縁)と立ち下がり(後縁)にそれぞれ同期した立ち上がり(前縁)と立ち下がり(後縁)を有し、維持消去パルス  $P_{sen c}$  の電位より電位が低いバ

走査電極と維持電極との間の実効電圧＝

$$(85V + 0V) - \{ (-85V) + (-30V) \} = 200V (=200V)$$

となり、面放電開始電圧に達する。一方、前の対向放電でデータ電極上と走査電極上では壁電荷が消去されているので、走査電極と維持電極との間のみで面放電が消去放電として発生する。 $P_{sen 2-}$  および  $P_{sen 2+}$  のパルス幅は、細幅消去パルスとなるように0.5～2マイクロ秒とする。

【0096】従って、維持消去放電での対向放電と面放電を時間的に分離でき、第1の実施例及び第2の実施例と第3の実施例と同様の効果を得ることができる。上記効果に加えて、第3の実施例と同様に正極性維持消去パルスの振幅を小さくできるので、データ電極への正電荷の衝突を低減することができ、かつ正負それぞれの維持消去パルスの電圧振幅を小さくできるため、安価な電源回路で駆動が可能になる。従って、寿命を延長できるという効果の他に、安価に駆動回路を構成できるという新たな効果が得られる。

【0097】第8の実施例

本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第8の実施例を図10を参照して説明する。図10は、図4と同様に維持放電期間の最終段階と維持消去期間の、第8の実施例における駆動パルス波形と放電発光波形を図解する拡大図である。

イアスパルス  $P_{eb}$  を維持電極に印加し、そのあと、維持電極に負極性維持消去パルス  $P_{sen 2b-}$  (負極性の第2の維持消去パルス) を印加し、負極性の第2の維持消去パルスと同期して、正極性の維持消去パルス  $P_{sen 2b+}$  (正極性の第2の維持消去パルス) を走査電極に印加する。

【0094】この第7の実施例では、第2の実施例および第3の実施例と同様に、維持消去パルス  $P_{sen c}$  とバイアスパルス  $P_{eb}$  が印加される期間に走査電極とデータ電極との間の対向放電のみが消去放電として発生し、走査電極と維持電極との間および維持電極とデータ電極の間では放電が抑制される。

【0095】次に、維持電極に負極性維持消去パルス  $P_{sen 2b-}$  が印加され、同時に走査電極に正極性維持消去パルス  $P_{sen 2b+}$  が印加されると、タイミングEにおける壁電荷は、維持電極上に負電荷があり、負極性維持消去パルス  $P_{sen 2-}$  と正極性維持消去パルス  $P_{sen 2+}$  による走査電極と維持電極間の外部電位に重畳して、走査電極と維持電極間の実効電圧を更に大きくする方向に作用する。例えば、PDPの面放電開始電圧が200V、対向放電開始電圧が200Vとし、タイミングEにおける各電極上の壁電荷による電圧を、走査電極とデータ電極上で0V、維持電極上で-30Vとし、 $P_{sen 2+}$  の電圧を85V、 $P_{sen 2-}$  の電圧を-85Vとすると、

【0098】図10に示すように、この第8の実施例は、第1の実施例に、細幅消去パルス  $P_{se 2}$  (第1の付加維持消去パルス) と前縁が緩やかに変化する消去パルス  $P_{se 3}$  (第2の付加維持消去パルス) を付加したものである。

【0099】維持消去パルス  $P_{sen a}$  (第1の維持消去パルス) とバイアスパルス  $P_{eb}$  の印加まででほとんどのセルの維持消去動作は完了する。しかし、表示容量が大きい、つまり、セル数が多い場合には、セルの駆動特性のばらつきにより消去されないセルも存在する。このばらつきを吸収するために消去パルス  $P_{se 2}$ 、 $P_{se 3}$  を印加し、パルスの組み合わせにより全セルを消去する。第1の付加維持消去パルス  $P_{se 2}$  は細幅消去パルスである。第2の付加維持消去パルス  $P_{se 3}$  は、前縁の立ち下がり時定数が大きく、パルス幅がその時定数に対して十分広い、維持パルスと同程度の振幅のパルスである。従って、第2の付加維持消去パルス  $P_{se 3}$  は、強力な放電は発生しないが、空間電荷を外電圧の静電引力で吸引し、走査電極と維持電極に残留した壁電荷と再結合させ、消去する。

【0100】なお、本実施例は、第1の実施例の駆動波形に第1の付加維持消去パルス及び第2の付加維持消去

パルスを加付したが、第2～第7実施例についても同様に第1の付加維持消去パルス及び第2の付加維持消去パルスを付加することにより、同様な効果を得ることができる。また、本実施例では第1の付加維持消去パルスPse2と第2の付加維持消去パルスPse3をどちらも付加したが、セルの特性のばらつきが比較的小さい場合はそのどちらか一方のみを加付してもよい。さらに、第1の付加維持消去パルス及び第2の付加維持消去パルスは走査電極と維持電極間に所定の電位差が印加されればよい。従って、第1の付加維持消去パルスを走査電極に正極性のパルス、維持電極に負極性のパルスを両方印加して所定の電位差を与えても良いし、走査電極のみに正極性の電圧を印加しても良い。第2の付加維持消去パルスも走査電極に緩やかな立ち下がりを持つ負極性のパルス、維持電極に緩やかな立ち上がりを持つ正極性のパルスを両方印加して所定の電位差を与えても良いし、維持電極のみに緩やかな立ち上がりを持つ正極性のパルスを印加しても良い。

【0101】以上の実施例では、複数の走査ラインをひとまとめにして書き込み放電期間と維持放電期間を時間的に分離した駆動シーケンスで説明してきたが、走査ライン毎に分離していれば良く、異なった走査ライン間で書き込み放電期間と維持放電期間が重なる駆動形態においても、本発明が適用可能であることは言うまでもない。

#### 【0102】

【発明の効果】本発明のように維持消去放電での対向放電と面放電を時間的に分離したことにより、対向放電は、面放電により生成される活性粒子がないため強い放電に成長せず、弱い放電のまま収束する。そして、続く面放電では、対向放電が同時に起こる場合に比べ、放電時の活性粒子が少なく、放電が弱体化する。つまり、対向放電と面放電が互いに影響を及ぼさなくなり独立して機能する。

【0103】従って、維持消去放電において対向放電と面放電を時間的に分離した結果、対向放電と面放電が互いに影響せず、対向放電が弱い放電のまま収束するため、壁電荷が残留しない。更に、表示負荷による維持放電の変化も対向放電に影響しなくなるのでデータ電極の制御が安定して行われる。

【0104】よって、先行例の最終正極性維持パルスは、データ電極上の電荷の制御が困難で消去性が不十分であったが、本発明では上記のようにデータ電極上の電荷の消去が安定に行われ、確実な駆動の制御が可能となる。

#### 【図面の簡単な説明】

【図1】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第1の実施例における、走査電極、維持電極、データ電極の各電極の駆動パルスの波形図である。

【図2】 図1で書き込み放電を行った表示セルの書き込み期間から維持消去期間の、駆動パルス波形と放電発光波形の拡大図である。

【図3】 図2に示したさまざまなタイミングA～Fにおける走査電極、維持電極、データ電極の各電極上の壁電荷の状態を模式的に表したものである。

【図4】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第2の実施例における、維持放電期間の最終段階と維持消去期間の駆動パルス波形と放電発光波形の拡大図である。

【図5】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第3の実施例における、維持放電期間の最終段階と維持消去期間の駆動パルス波形と放電発光波形の拡大図である。

【図6】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第4の実施例における、維持放電期間の最終段階と維持消去期間の駆動パルス波形と放電発光波形の拡大図である。

【図7】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第5の実施例における、維持放電期間の最終段階と維持消去期間の駆動パルス波形と放電発光波形の拡大図である。

【図8】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第6の実施例における、維持放電期間の最終段階と維持消去期間の駆動パルス波形と放電発光波形の拡大図である。

【図9】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第7の実施例における、維持放電期間の最終段階と維持消去期間の駆動パルス波形と放電発光波形の拡大図である。

【図10】 本発明の交流放電メモリ動作型プラズマディスプレイパネルの駆動方法の第8の実施例における、維持放電期間の最終段階と維持消去期間の駆動パルス波形と放電発光波形の拡大図である。

【図11】 交流放電メモリ動作型のPDPの一つの表示セルの構成を例示する断面図である。

【図12】 図11に示した表示セルをマトリクス配置して形成したPDPの概略の構成を示す平面図である。

【図13】 図11に示すPDPに対する、先行出願に示す駆動方法を図解する駆動パルスの波形図である。

【図14】 先行例の維持放電期間後半部から維持消去期間までの駆動パルスと放電発光波形の拡大図である。

#### 【符号の説明】

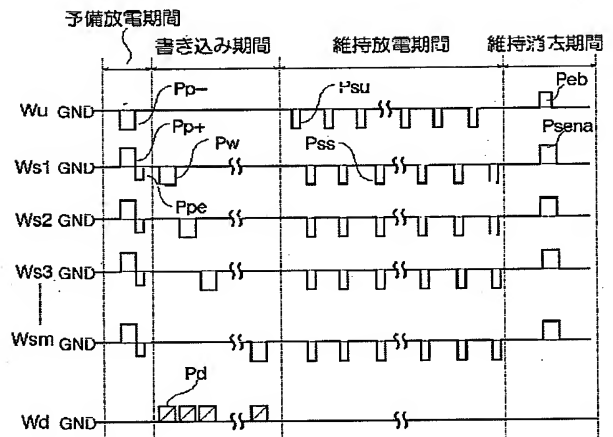
- 1 絶縁基板
- 2 絶縁基板
- 3 走査電極
- 4 維持電極
- 5 トレース電極
- 6 トレース電極
- 7 データ電極



8 放電ガス空間  
10 可視光  
11 蛍光体

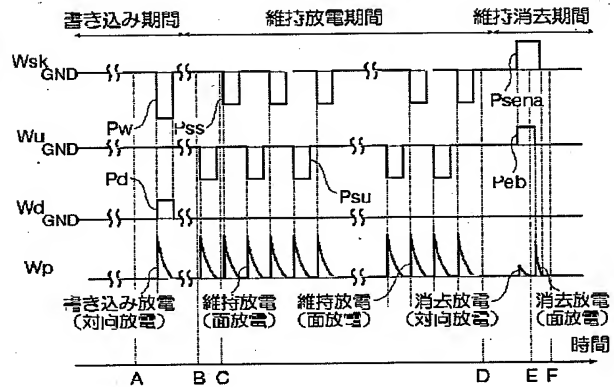
12 誘電体層  
13 保護層  
14 誘電体層

【図1】



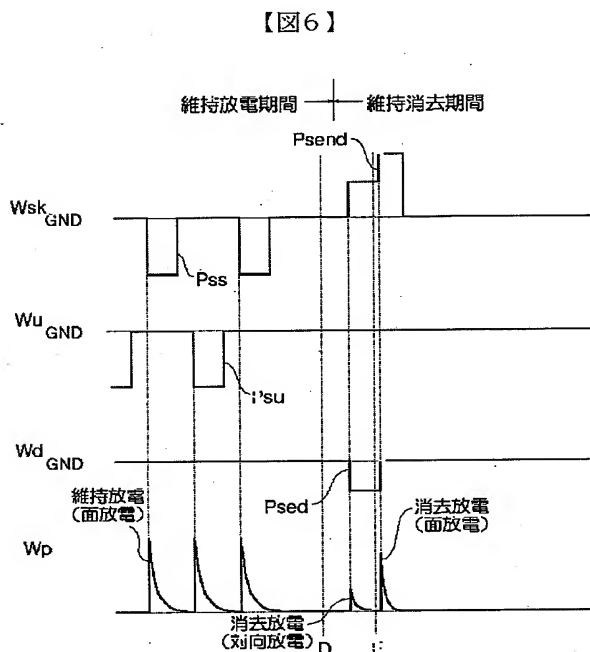
Wu : 維持電極Suに共通に印加する駆動パルス  
Ws1, Ws2, ..., Wsm : 走査電極Ss1, Ss2, ..., Ssmに印加する駆動パルス  
Wd : データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
Wp : 放電発光波形  
Pw : 走査パルス  
Pss, Ppsu : 維持パルス  
Psenb : 維持消去パルス  
Psenb+ : 正極性維持消去パルス  
Psenb- : 負極性維持消去パルス  
Psenb2+ : 正極性維持消去パルス  
Psenb2- : 負極性維持消去パルス  
Pp+ : 正極性予備放電パルス  
Pp- : 負極性予備放電パルス  
Ppe : 予備放電消去パルス  
Pd : データパルス

【図2】

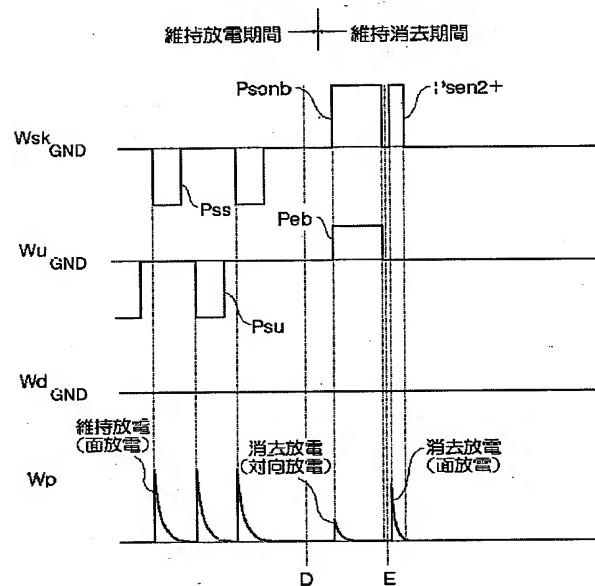


Wu : 維持電極Suに共通に印加する駆動パルス  
Wsk : 走査電極Ssk(1 ≤ k ≤ m)に印加する駆動パルス  
Wd : データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
Wp : 放電発光波形  
Pw : 走査パルス  
Pss, Ppsu : 維持パルス  
Psenb : 維持消去パルス  
Psenb+ : 正極性維持消去パルス  
Psenb- : 負極性維持消去パルス  
Psenb2+ : 正極性維持消去パルス  
Psenb2- : 負極性維持消去パルス  
Pd : データパルス

【図4】

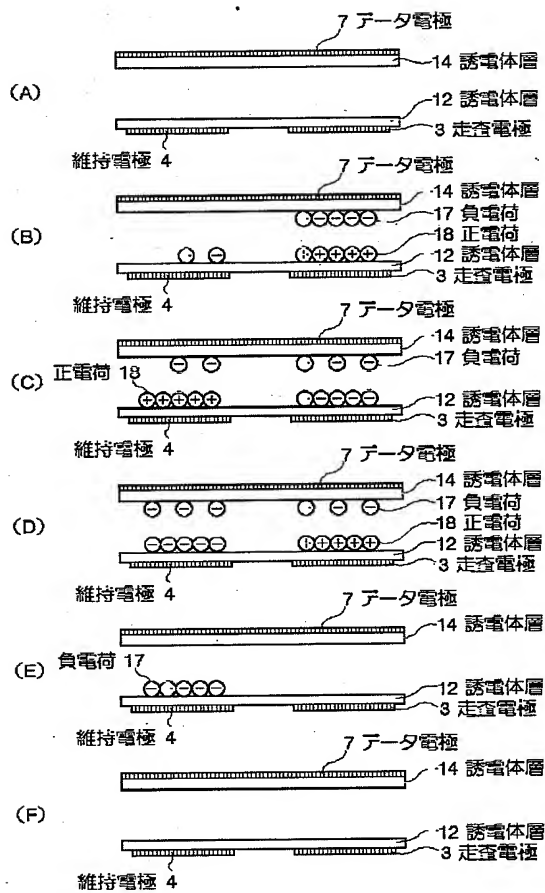


Wu : 維持電極Suに共通に印加する駆動パルス  
Wsk : 走査電極Ssk(1 ≤ k ≤ m)に印加する駆動パルス  
Wd : データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
Wp : 放電発光波形  
Pw : 走査パルス  
Pss, Ppsu : 維持パルス  
Psenb : 維持消去パルス  
Psenb+ : 正極性維持消去パルス  
Psenb- : 負極性維持消去パルス  
Psenb2+ : 正極性維持消去パルス  
Psenb2- : 負極性維持消去パルス  
Pd : データパルス

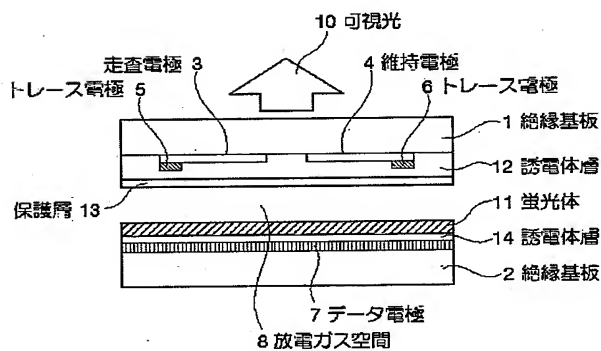


Wu : 維持電極Suに共通に印加する駆動パルス  
Wsk : 走査電極Ssk(1 ≤ k ≤ m)に印加する駆動パルス  
Wd : データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
Wp : 放電発光波形  
Pw : 走査パルス  
Pss, Ppsu : 維持パルス  
Psenb : 維持消去パルス  
Psenb+ : 正極性維持消去パルス  
Psenb- : 負極性維持消去パルス  
Psenb2+ : 正極性維持消去パルス  
Psenb2- : 負極性維持消去パルス  
Pd : データパルス

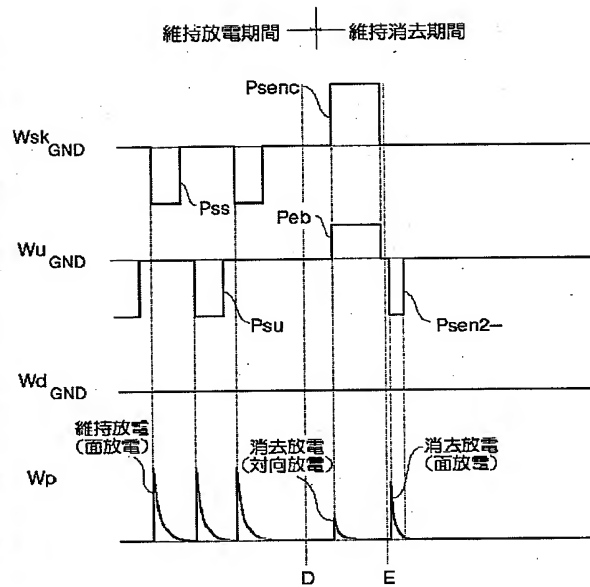
【図3】



【図11】

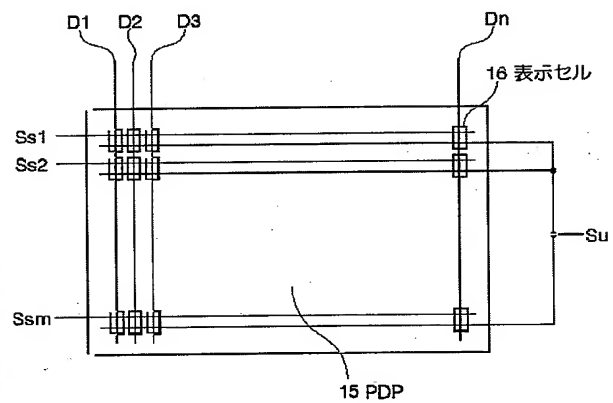


【図5】

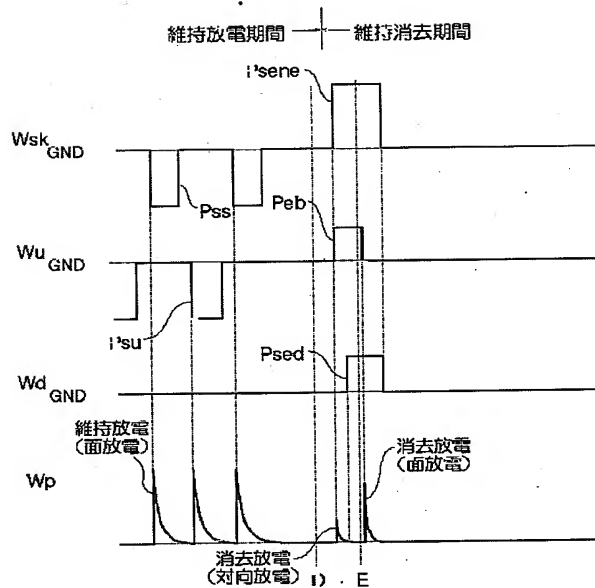


Wu: 維持電極Suに共通に印加する駆動パルス  
 Wsk: 走査電極Ssk(1 ≤ k ≤ m)に印加する駆動パルス  
 Wd: データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
 Wp: 放電発光波形  
 Pss, Pss: 維持パルス  
 Pseno: 維持消去パルス  
 Psen2-: 負極性維持消去パルス  
 Peb: バイアスパルス

【図12】

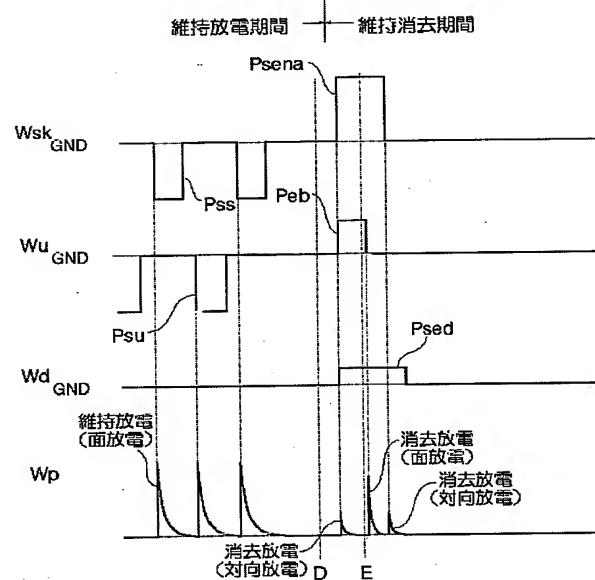


【図7】



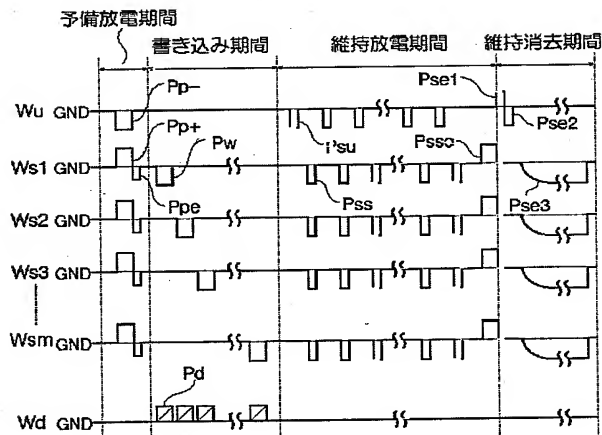
Wu : 維持電極Suに共通に印加する駆動パルス  
 Wsk : 走査電極Ssk(1 ≤ k ≤ m)に印加する駆動パルス  
 Wd : データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
 Wp : 放電発光波形  
 Psu, Pss : 維持パルス  
 Psene : 維持消去パルス  
 Peb : バイアスパルス  
 Psed : データバイアスパルス

【図8】



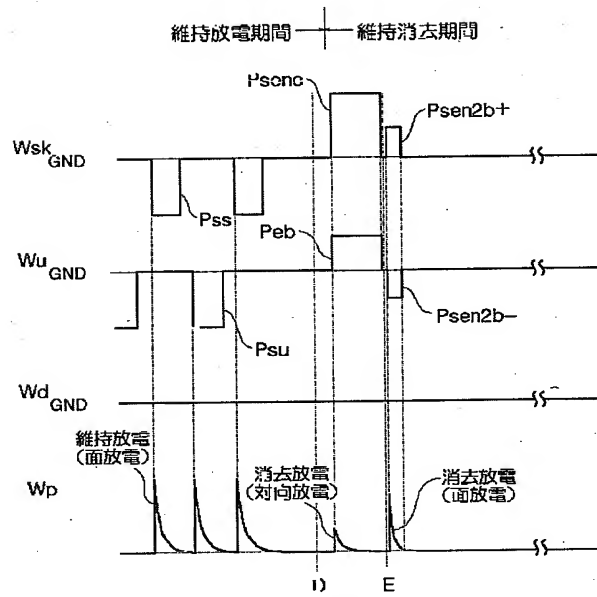
Wu : 維持電極Suに共通に印加する駆動パルス  
 Wsk : 走査電極Ssk(1 ≤ k ≤ m)に印加する駆動パルス  
 Wd : データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
 Wp : 放電発光波形  
 Psu, Pss : 維持パルス  
 Psena : 維持消去パルス  
 Peb : バイアスパルス  
 Psed : データバイアスパルス

【図13】



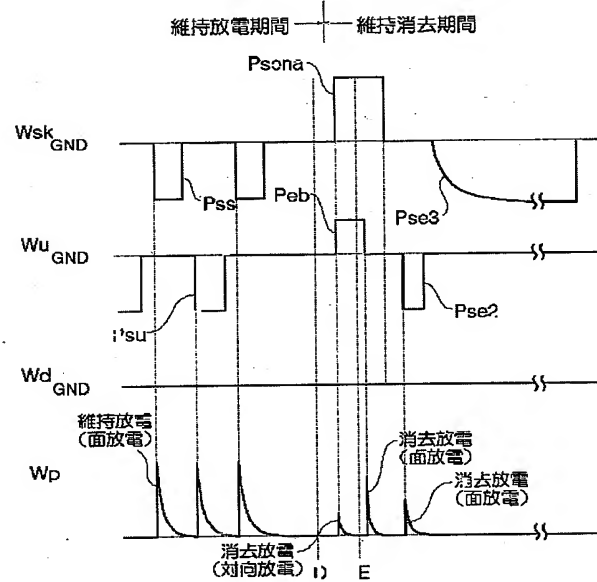
Wu : 維持電極Suに共通に印加する駆動パルス  
 Ws1, Ws2, ..., Wsm : 走査電極Ss1, Ss2, ..., Ssmに印加する駆動パルス  
 Wd : データ電極Di(1 ≤ i ≤ n)に印加する駆動パルス  
 Pp+ : 正極性予備放電パルス  
 Pp- : 負極性予備放電パルス  
 Ppe : 予備放電消去パルス  
 Pw : 走査パルス  
 Psc : 最終正極性維持パルス  
 Pse1 : 第1の維持消去パルス  
 Pse2 : 第2の維持消去パルス  
 Pse3 : 第3の維持消去パルス  
 Pd : データパルス

【図9】



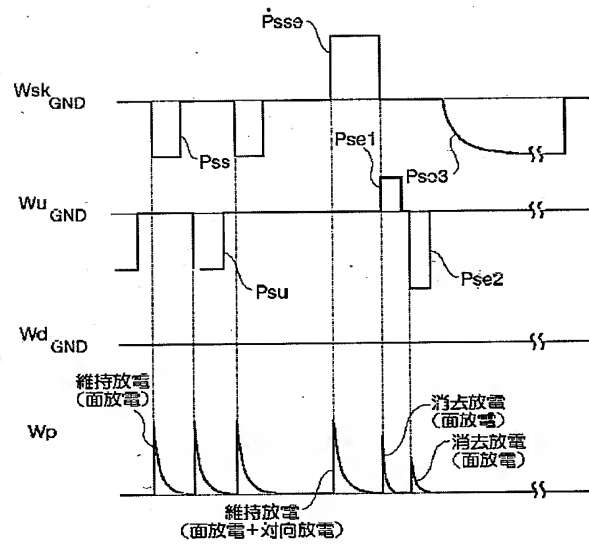
Wu : 維持電極Suに共通に印加する駆動パルス  
 Wsk : 走査電極Ssk ( $1 \leq k \leq m$ ) に印加する駆動パルス  
 Wd : データ電極Di ( $1 \leq i \leq n$ ) に印加する駆動パルス  
 Wp : 放電発光波形  
 Psu, Pss : 維持パルス  
 Psenc : 維持消去パルス  
 Psen2b+ : 正極性維持消去パルス  
 Psen2b- : 負極性維持消去パルス  
 Peb : バイアスパルス

【図10】



Wu : 維持電極Suに共通に印加する駆動パルス  
 Wsk : 走査電極Ssk ( $1 \leq k \leq m$ ) に印加する駆動パルス  
 Wd : データ電極Di ( $1 \leq i \leq n$ ) に印加する駆動パルス  
 Wp : 放電発光波形  
 Psu, Pss : 維持パルス  
 Psona : 維持消去パルス  
 Peb : バイアスパルス  
 Pse2 : 第2の維持消去パルス  
 Pse3 : 第3の維持消去パルス

【図14】



Wu : 維持電極Suに共通に印加する駆動パルス  
Wsk : 走査電極Ssk( $1 \leq k \leq m$ )に印加する駆動パルス  
Wd : データ電極Di( $1 \leq i \leq n$ )に印加する駆動パルス  
Wp : 放電発光波形  
Pss, Pss : 維持パルス  
Pse : 最終正極性維持パルス  
Pse1 : 第1の維持消去パルス  
Pse2 : 第2の維持消去パルス  
Pse3 : 第3の維持消去パルス